

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/00
H01L 21/304



[12] 发明专利说明书

[21] ZL 专利号 98114894.8

—CN1114936C

[43] 授权公告日 2003 年 7 月 16 日

[11] 授权公告号 CN 1114936C

[22] 申请日 1998.3.26 [21] 申请号 98114894.8

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

[30] 优先权

代理人 王永刚

[32] 1997.3.26 [33] JP [31] 073519/1997

[71] 专利权人 佳能株式会社

地址 日本东京都

[72] 发明人 近江和明 米原隆夫 坂口清文

[36] 参考文献

EP0755068A2 1997.01.22 H01L21/205

EP0797258A2 1997.09.24 H01L231/18

US5439843 1995.08.08 H01L21/20

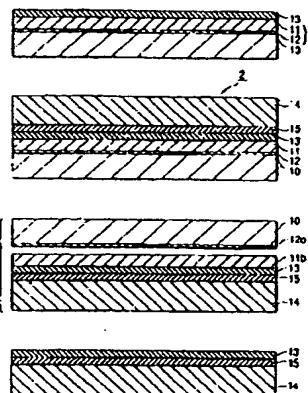
审查员 刘天飞

[34] 发明名称 半导体衬底及其制作方法

[35] 摘要

为了用较低的成本持续生产没有缺陷的 SOI 衬底，防止多孔层在分离键合衬底前发生破损，安全便利地完成键合衬底的分离，在一种制造半导体衬底的方法中包括：在表面具有多孔层的第一衬底上形成无孔半导体层，在其上形成绝缘层，将绝缘层键合到第二衬底上，分离多孔层，从而将绝缘层和无孔半导体层转移到第二衬底表面上，形成的第一多孔层具有低孔隙率，将第二多孔层的厚度降低到易破碎的程度，分离第一和第二衬底。

权利要求书 3 页 说明书 34 页 附图 7 页



I S S N 1 0 0 8 - 4 2 7 4

1. 一种半导体衬底制作方法包括以下的步骤：

制备具有多孔区域的第一衬底，以及布置在多孔区域上的无孔半导体层；

将无孔半导体层键合在第二衬底上；

在多孔区域上分离键合的第一和第二衬底；以及

去掉遗留在分离的第二衬底上的多孔区域；

其特征是：多孔区域包括与无孔半导体层相邻的第一多孔层和具有孔隙率高于并且厚度小于第一多孔层的第二多孔层，而第二多孔层的厚度不超过第一多孔层厚度的80%，并且第二多孔层的孔隙率是30%到60%。

所述多孔区域是这样形成的：首先阳极化所述半导体衬底，形成孔隙率低的第一多孔层，然后增大阳极化电流的设定，或降低阳极化液体浓度，或同时增大阳极化电流的设定和降低阳极化液体浓度，并继续阳极化所述半导体衬底，形成孔隙率高的第二多孔层。

2. 按照权利要求1的方法，其特征是分离发生在第二多孔层上。

3. 按照权利要求1的方法，其特征是第一多孔层的孔隙率小于30%。

4. 按照权利要求1的方法，其特征是第二多孔层的厚度不超过第一多孔层厚度的50%。

5. 按照权利要求1的方法，其特征是第二多孔层的厚度不超过 $3 \mu m$ 。

6. 按照权利要求1的方法，其特征是进一步包括在通过去掉遗留在分离的第一衬底上的多孔区域后获得的衬底上重新形成多孔区域，把获得的衬底再次用作第一衬底，并且将由此获得的衬底键合到另一个新的第二衬底上。

7. 按照权利要求1的方法，其特征是进一步包括把通过去掉遗留在分离的第一衬底上的多孔区域后获得的衬底再次当作第二衬底，并且将由此获得的衬底键合到另一个新的第一衬底上，该第一衬底具有处在该多孔区域上的一个多孔区域和一个无孔半导体层。

8. 按照权利要求1的方法,其特征是在第一衬底的无孔半导体层的表面上形成绝缘层,然后键合到第二衬底上。

9. 按照权利要求1的方法,其特征是在第二衬底的表面上形成绝缘层,然后键合到第一衬底上。

10.按照权利要求1的方法,其特征是进一步包括去掉遗留在分离的第二衬底的无孔半导体层上的多孔区域的步骤。

11.按照权利要求1的方法,其特征是第一衬底是一个6英寸以下直径的半导体晶片,而第二多孔层的厚度是 1nm 到 $1\mu\text{m}$.

12.按照权利要求1的方法,其特征是第一衬底是一个8英寸以上直径的半导体晶片,而第二多孔层的厚度是 $1\mu\text{m}$ 到 $3\mu\text{m}$.

13. 按照权利要求1的方法,其特征是,与无孔半导体层相邻并且孔隙率小于其它区域的多孔层的平面内的厚度波动不大于35%.

14. 按照权利要求1的方法,其特征是第一多孔层的厚度在 $5\mu\text{m}$ 以上,而第二多孔层的厚度在 $3\mu\text{m}$ 以下。

15. 一种用于半导体衬底的合成部件,它包括第一衬底,设在第一衬底上的多孔区域,设在多孔区域上的无孔半导体层,以及设在无孔半导体层上的第二衬底;

其特征是: 多孔区域包括与无孔半导体层相邻的第一多孔层和具有孔隙率高于并且厚度小于第一多孔层的第二多孔层,而第二多孔层的厚度不超过第一多孔层厚度的80%,并且第二多孔层的孔隙率是30%到60%.

所述多孔区域是这样形成的: 首先阳极化所述半导体衬底, 形成孔隙率低的第一多孔层, 然后增大阳极化电流的设定, 或降低阳极化液体浓度, 或同时增大阳极化电流的设定和降低阳极化液体浓度, 并继续阳极化所述半导体衬底, 形成孔隙率高的第二多孔层。

16.按照权利要求15的合成部件,其特征是第一多孔层的孔隙率小于30%。

17.按照权利要求15的合成部件,其特征是第二多孔层的厚度不超过第一多孔层的厚度。

18.按照权利要求15的合成部件,其特征是第二多孔层的厚度不超过 3μ

m.

19. 按照权利要求15的合成部件,其特征是第一衬底是一个6英寸以下直径的半导体晶片,而第二多孔层的厚度是1nm到 $1\mu m$.

20.按照权利要求15的合成部件,其特征是第一衬底是一个8英寸以上直径的半导体晶片,而第二多孔层的厚度是 $1\mu m$ 到 $3\mu m$.

21. 按照权利要求15的合成部件,其特征是第一多孔层的厚度在 $5\mu m$ 以上,而第二多孔层的厚度在 $3\mu m$ 以下。

半导体衬底及其制作方法

技术领域:

本发明涉及到半导体衬底的制作方法,特别是涉及到一种具有多个多孔层的半导体衬底的制作方法。

背景技术:

在绝缘体上形成单晶Si半导体层的技术被统称为半导体上绝缘体(SOI)技术,由于采用 SOI 技术的器件具有许多优点,例如不用象制造普通 Si 集成电路那样使用体 Si 衬底,这方面的研究已经有了许多进展。具体地说,使用 SOI 技术可以提供以下优点:

- 1.易于介电隔离和高度集成化;
- 2.优良的抗辐射性能;
- 3.减少寄生电容,从而提高速度;
- 4.可以免除阱形成步骤;
- 5.防止闩锁;以及
- 6.可以用薄膜结构制成完全耗尽型场效应晶体管.

为了在器件特性中实现上述的各种优点,许多年以来人们一直在探索 SOI 结构的制作方法。例如,在 Special Issue: "Single-crystal silicon on non-single-crystal insulators" :edited by G.W.Cullen ,Journal of Crystal Growth,Vol.63,No.3,pp.429-590(1993)中概括了这些研究的内容。在初期阶段,已知的方法是在一个单晶兰宝石衬底上采用 CVD(化学气相沉积)通过异质外延生长硅形成 SOS(兰宝石上的硅)。尽管这种技术作为最成熟的 SOI 技术取得了一定的成功,其广泛应用仍然受到了阻碍,这些阻碍包括大量的晶体缺陷,这种缺陷是由于 Si 层和下面的兰宝石衬底之间的界面上的晶格不匹配,以及受到兰宝石衬底中的铝的沾污而造成的,特别是还有衬底的昂贵价格和大面积衬底的制作工艺滞后。近来已经有人对不使用兰宝石衬底的 SOI 结构进行了尝试。这些尝试可以被划分成以下两类:

(1)在一个 Si 单晶衬底被表面氧化之后形成一个使 Si 衬底局部暴露的窗口,将暴露部分作为籽晶来执行横向外延生长,从而在 SiO_2 上形成 Si 单晶

层(包括淀积在 SiO_2 上的 Si 层);以及

(2) 将一个 Si 单晶衬底本身作为一个有源层,在其下面形成一个 SiO_2 层(不包括淀积的 Si 层).

在化合物半导体上形成的器件具有优良的特性,例如高速度和发光性能等等,这些性能在硅衬底上是无法实现的.近来的器件大多数是在诸如 GaAs 一类的化合物半导体衬底上外延生长的层中形成的.

然而,化合物半导体衬底也伴随着一些缺点,例如价格昂贵,机械强度低,并且难以制作大面积的晶片.

面对这种情况,人们开始尝试在硅晶片上异质外延生长化合物半导体层,因为这种晶片价格低廉,机械强度高,并且易于制成大面积.

在上述的(1)类中,已知的方法有通过 CVD 直接横向外延生长一个单晶 Si 层的方法,淀积非晶 Si 并且通过热处理而获得固相横向外延生长的方法,用电子束或是激光束等等聚焦的能量束照射非晶或是多晶 Si 层的方法,在 SiO_2 上通过熔化和再结晶而生长出一个单晶体层,以及一种区熔再结晶方法,该方法是对一个棒状加热器构成的熔化范围内的区域进行扫描.这些方法各有各的优缺点,但是,从进一步大幅度改进控制性能,产量,均匀性,以及产品质量的角度来看,没有一种能够满足工业化的市场要求.具体地说,CVD 方法需要依靠氧化来获得平坦的薄膜,而固相生长方法的结晶度不足.射束热处理方法的问题在于聚焦射束扫描所需要的处理时间和射束重叠度以及射束聚焦的控制性能.区熔再结晶方法是一种最先进的水平,已经可以用来制造较大规模的集成电路,但是衬底上仍然包含许多诸如亚晶界一类的晶体缺陷,并且不足以达到能够制作少数载流子器件的水平.

另一方面,在第(2)类不用 Si 衬底作为外延生长的籽晶的方法中包括以下四种方法:

(a) 在通过各向异性蚀刻而形成 V 形槽的一个单晶 Si 衬底表面上形成氧化膜,然后在氧化膜上淀积多晶 Si 层,其厚度与 Si 衬底相同,并且从后面对 Si 衬底抛光,在厚的多晶 Si 层上形成被 V 形槽包围并且介电隔离的 Si 单晶体区域.这种方法具有满意的结晶度,但是在淀积厚度达几百微米的多晶 Si 层的步骤以及从后面对单晶 Si 衬底进行抛光以便仅仅保留隔离的 Si 有源层的步骤中存在控制性能和产量的问题;

(b) 所谓的 SIMOX(离子注入氧隔离)方法通过在 Si 单晶衬底中进行氧离子注入来形成 SiO_2 层, 这是当前最先进的方法, 因为可以和 Si 工艺实现良好的匹配。然而, 形成 SiO_2 层需要 10^{18} 离子/ cm^2 以上的氧离子注入量, 这样就需要很长的注入时间, 从而限制了产量, 并且晶片成本很高。即使是这样仍然会留下许多晶缺陷, 并且这种方法尚未达到在工业化生产中足以制作少数载流子器件的产品质量。

(c) 还有一种通过多孔 Si 的氧化介电隔离作用来形成 SOI 结构的方法。这种方法包括在 P 型 Si 单晶衬底的一个表面上的岛状体中用质离子注入 (Imai et al., J.Crystal Growth, Vol.63, 547(1983)) 或是外延生长和构图来形成 N 型 Si 层, 然后在 HF 溶液中对该表面进行阳极化处理, 以便包住 Si 岛。仅仅使 P 型 Si 衬底形成多孔, 并且通过加速氧化实现 N 型 Si 岛的介电隔离。在这种方法中, 在制作器件之前就限定了隔离的 Si 区域, 因此, 在设计器件时的自由度就会受到限制; 以及

(d) 除了以上惯用的几种 SOI 形成方法之外, 近来还有一种方法是通过热处理或是粘合剂将 Si 单晶衬底键合到另一个热氧化的 Si 单晶衬底上, 从而形成 SOI 结构。在这种方法中, 用来形成器件的有源层必须构成一个均匀的薄膜。与上述方法的区别在于必须将一个几百微米厚度的 Si 单晶衬底制成一微米以下的薄膜。此处建议采用以下两种方法来实现:

- (a) 通过抛光而形成薄膜;
- (b) 通过选择性蚀刻来形成薄膜。

然而, 方法(a)很难提供均匀的薄膜。特别是在亚微米厚度的薄膜中容易出现问题, 厚度的偏差可以达到百分之几十, 并且随着晶片直径的增大而难以发现。

方法(b)可以有效地获得均匀的薄膜, 但是伴随着以下的限制:

- 选择性大约只有 10^2 , 这是不够的;
- 蚀刻之后的表面质量不足; 以及
- 隔离膜(SOI 层)上的半导体层的结晶度不足, 这是因为外延生长或是异质外延生长是在通过离子注入而形成的高度 B-掺杂的 Si 层上进行的 (C.Harendt et al., J.Elect.Mater., Vol.20, 267(1991), H.Baumgart et al., Extended Abstract of ECS 1st International Sympsum of Wafer

Bonding, pp.733(1991) ,C.E.Hunt, Extended Abstract of ECS 1st International Sympsum of Wafer Bonding,pp.696(1991)).

另外,采用键合技术的半导体衬底必须要有两个晶片,其中之一在抛光或是蚀刻过程中大部分被除掉了,这样就会明显地浪费有限的自然资源。

因此,采用键合技术的 SOI 目前在控制性能,均匀性以及经济指标等方面仍然存在各种问题。

此外,在以玻璃为代表的透明衬底的情况下,淀积在衬底上的薄膜 Si 层通常是非晶或是多晶,这就反映出了衬底的缺陷,不能用来制作高性能的器件。这是因为衬底是一种非晶,如果在上面淀积过多的 Si 层则不能提供优质的单晶体层。

然而,这种透明衬底在制作接触传感器一类的光接收元件或是突出式液晶图像显示器时是非常重要的,并且可以构成这种传感器或是高密度显示器件的象素(图像元件),具有较高的分辨率和较高的精度,因而需要较高性能的驱动元件。因此,装在透明衬底上的器件必须是用优良结晶度的单晶体层制成的。

因此,由于晶体结构中存在大量的晶体缺陷,在非晶或是多晶 Si 中难以制作性能足以满足当前或未来要求的驱动元件。

如上所述,通常是用化合物半导体衬底来制作化合物半导体器件。然而,化合物半导体衬底价格昂贵,并且很难制成大面积的衬底。

另外的尝试还有在 Si 衬底上外延生长化合物半导体例如 GaAs,但是生成的膜的结晶度不够,这是因为晶格常数和热膨胀系数的不同而造成的,因此,这种膜很难用来制作器件。

另外的尝试是在多孔 Si 上外延生长一种化合物半导体,以便消除晶格不匹配现象,但是获得的衬底在制作器件的过程中或是之后缺乏稳定性和可靠性,这是因为多孔 Si 热稳定性差,并且随时间而变化。

除了 SOI 晶片的上述制作方法之外,在日本专利申请公开 5-21338 号中公开的一种在多孔层上形成无孔单晶半导体层,并且通过一个绝缘层将半导体层转移到一个支撑衬底上的方法,从获得 SOI 层的优良的厚度均匀性的角度来看是很好的,容易将 SOI 层的晶体缺陷密度控制在较低的水平,SOI 层的表面平坦性良好,不需要专用规格的昂贵制造设备,并且可以用同一个

设备制造厚度范围从几百埃到 10 微米左右的 SOI 膜。

如日本专利申请公开 7-302889 号中所述的例子,如果将第一衬底和第二衬底键合在一起,然后在不损坏的情况下在单个多孔层上分离第一和第二衬底,分别平滑残余在第一和第二衬底表面上的剩余层,然后在上面再次形成可再使用的多孔层,第一衬底就能多次使用。这样就能获得显著降低制造成本并且简化制造工艺本身的明显优点。

然而,即便是可以用上述方法在多孔层上分离键合的晶片,仍然存在一些有待解决的问题。例如,在多孔层上分离键合的晶片有可能造成第一衬底或第二衬底的局部损坏,或是会在设在多孔层上面的无孔单晶半导体层中产生诸如裂缝或是位错等等缺陷。但是有时候不能在多孔层上实现分离,尽管其原因还不清楚,但出现这种现象的频率很低。为了获得稳定的分离,另一种有效的方法如上述的日本专利申请公开7-302889中所述,在阳极化进程中改变电流,从而形成两个多孔层。

用这种方法容易分离键合的衬底,但是,在从形成多孔层的阳极化步骤到完成键合步骤中间的任何一步中,多孔层都可能提前发生破裂。过早的破损会使键合步骤无法进行,或是由于破裂的多孔层或是形成在该层上面的无孔单晶体层产生的碎片在制作步骤中造成污染。例如,在阳极化设备中进行阳极化处理的过程中,如果多孔层出现即使是局部的剥离,在这种衬底就不可能再形成均匀的无孔单晶体层了。

当多孔层在阳极化槽的电解液中发生剥离时,均匀地剥离并且恢复多孔层的可能性是很小的,但是,通常的情况是多孔层的一部分发生局部剥离。或者是剥离的多孔层可能破裂成细碎的微粒,使多孔层散发出微粒。这种微粒可能会沉积在另一个第一衬底的表面上,使多孔层的表面均匀性下降,并且在该层上面形成的无孔半导体层中形成小洞。另外,这种微粒可能进一步降低半导体层厚度的均匀性,或是其中产生晶体缺陷。此外,沉积的微粒可能会形成空隙,这种空隙在键合两个衬底时会形成不能键合的部位。

多孔层在键合步骤之前发生剥离的现象不仅会发生在阳极化步骤中,还可能发生在键合前、后的任何步骤中,例如发生在加热炉中的后续氧化步骤中,在CVD一类的装置中形成无孔半导体层的后续步骤中,在键合之后为了改善键合强度而在加热炉中进行退火的步骤中,或是发生在各个步骤之间需

要反复进行的清洗步骤中。

无论是在哪一步骤中,即使是多孔层出现局部的破损,就不可能制成理想的半导体衬底了,不仅如此,如果各种加工设备受到了多孔层的破裂碎片微粒的污染,设备就必须停止使用,并且需要彻底地清除这些微粒。

即使是多孔层在分离步骤之前没有发生破损,遗留在转移到第二衬底上的无孔半导体层上的多孔层在整个衬底表面内的厚度也不一定是均匀的。这种不均匀的厚度是由于多孔层的局部破损或是剥离造成的。由于这种厚度不均匀的多孔层的存在,在后续的蚀刻过程中,无孔半导体层可能受到局部的过度蚀刻,这样就不能获得厚度均匀的层。

发明内容: 本发明的一个目的是提供一种半导体衬底,在键合的衬底被分离之前,其中的多孔区域不容易出现破损,并且提供一种制作这种衬底的方法。

本发明的另一目的是提供一种半导体衬底,其中在多孔区域的预定位置可以进行能够恢复的分离,并且提供一种制作这种衬底的方法。

本发明的再一目的是提供一种半导体衬底,它能够作为一种优质并且廉价的SOI衬底,并且提供一种制作这种衬底的方法。

按照本发明,上述的目的可以通过包括以下步骤的一种半导体衬底制作方法来实现:

制备具有多孔区域以及布置在多孔区域上的无孔半导体层的第一衬底;将无孔半导体层键合在第二衬底上;

在多孔区域上分离键合的第一和第二衬底;以及

去掉遗留在分离的第二衬底上的多孔区域;

其中的多孔区域是这样形成的,使多孔区域包括与无孔半导体层相邻的第一多孔层和具有较高的孔隙率并且厚度小于第一多孔层的第二多孔层,而第二多孔层的厚度不超过第一多孔层厚度的80%,并且第二多孔层的孔隙率是30%到60%。

按照本发明还提供了一种用于半导体衬底的合成部件,它包括第一衬底,设在第一衬底上的多孔区域,设在多孔区域上的无孔半导体层,以及设在无孔半导体层上的第二衬底;

其中的多孔区域包括与无孔半导体层相邻的第一多孔层和具有较高的孔隙率并且厚度小于第一多孔层的第二多孔层,而第二多孔层的厚度不超过

第一多孔层厚度的80%,并且第二多孔层的孔隙率是30%到60%.

在说明书和权利要求书中使用的术语“孔隙率”是指这些孔在多孔层的体积内相对于构成多孔层的材料所占有的体积比例。

为了在键合之后便于分离,第二多孔层的孔隙率被维持在30%到60%的范围内,最好是40%到60%. 在孔隙率低于这一范围时也可以分离. 然而,在分离过程中有可能在第一或第二衬底中或是设在第一衬底的多孔层上的无孔层中造成局部的破损,裂缝或是滑动位错. 为了避免此类现象,需要将孔隙率维持在30%到60%的范围. 另外,如果用“ t_1 ”来表示与无孔半导体层相邻的第一多孔层的厚度,并且用“ t_2 ”来表示第二多孔层的厚度,应满足 $0.8t_1 \geq t_2$ 的关系. 所选择的 t_2 不大于 t_1 的80%,最好是它的50%. 如果能满足这一关系,在分离之后遗留在无孔半导体层上的多孔区域在第二衬底表面内部的厚度基本上是均匀的. 因此,如果在此后有选择地蚀刻遗留的多孔区域,没有被蚀刻的无孔半导体层就可以保持均匀的厚度.

具有上述孔隙率和厚度等相对关系的这种多孔区域的存在可以防止多孔区域在分离步骤之前发生剥离或是破损.

附图说明: 图1A,1B,1C和1D是一些示意性的截面图,用来表示本发明中用于制作半导体衬底的基本过程;

图2A,2B,2C,2D和2E是一些示意性的截面图,表示本发明中用于制作半导体衬底的一个实施例的过程;

图3A,3B,3C,3D和3E是一些示意性的截面图,表示本发明中用于制作半导体衬底的另一个实施例的过程;

图4A,4B,4C,4D和4E是一些示意性的截面图,表示本发明中用于制作半导体衬底的再一个实施例的过程;

图5是一个图表,表示本发明中采用的阳极化工艺中的阳极化时间和阳极化电流之间的关系;

图6是一个图表,表示第一多孔层的厚度与用于形成第二多孔层的阳极化电流之间的关系;以及

图7是一个图表,表示第一多孔层的厚度与第二多孔层的孔隙率之间的关系.

具体实施方式: 以下要参照图1A到1D来说明按照本发明制作半导体衬底的基本过

程。

参见图1A,首先制备具有多孔区域1和设在多孔区域1上的无孔半导体层13的第一衬底10.

多孔层1所形成的结构至少包括与无孔半导体层13相邻的第一多孔层11和第二多孔层12.

选择的第二多孔层12的孔隙率p2大于第一多孔层11的孔隙率p1,并且孔隙率P2被选择在30%到60%的范围之内.

另外,第二多孔层12的厚度t2被选择在不超过第一多孔层11的厚度t1的80%.

然后,如图1B所示,通过一个绝缘层15将第一衬底10和第二衬底14键合在一起,从而获得可以形成半导体衬底的合成部件2.

绝缘层15最好是在键合之前至少形成在第一衬底10或是第二衬底14的一个表面上.

然后,如图1C所示,将第一衬底和第二衬底分离,这种分离发生在第一多孔层11和第二多孔层12的界面上,或是发生在第二多孔层靠近上述界面的部位,或是发生在包括整个第二多孔层的部位.

这样就能用残留在第二衬底上的第一多孔层11形成一个厚度均匀的剩余层11b. 另一方面,在第一衬底上可以有也可以没有残留的第二多孔层12的剩余层12b.

然后,如图1D所示,去掉残留在第二衬底14的表面也就是无孔半导体层13上的第一多孔半导体层11b. 用这种方式就可以获得一个SOI衬底,它的无孔半导体层13通过绝缘层15座落在第二衬底14上.

在必要时还可以去掉残留在第一衬底10上的第二多孔层12b,分离的第一衬底10还可以用作第一或是第二衬底.

在形成多孔区域1之前,第一衬底的初始材料最好是选择Si,Ge,GaAs,InP,SiC或是SiGe等半导体材料.

可以通过使初始材料的表面多孔化或是另外在初始材料表面上形成多孔的区域.

孔隙率P(%)代表这些孔的体积在多孔层的体积内相对于构成多孔层的材料的体积比例. 如下所述,孔隙率是用多孔部件的密度m和与多孔部件相

同的材料制成的无孔部件的密度M来表示的:

$$P = ((M - m)/M) \times 100\% \quad \dots(1)$$

多孔部件的密度m是用含孔的多孔部件的现有重量G除以含孔的多孔部件的现有体积V而获得的,即 $m = G/V$.

实际上,在表面层上,第一衬底的多孔层的孔隙率P(%)从多孔的表面开始的深度仅仅是d,它是这样确定的:

$$P = ((A - a)/(A - B)) \times 100\% \quad \dots(2)$$

其中的A是第一衬底在形成多孔层之前的重量,a是第一衬底在形成多孔层之后的重量,而B是从第一衬底上完全除去多孔层之后的重量.

为了在以后形成的无孔半导体层中减少晶体缺陷,在与无孔半导体层相邻的第一多孔层中的孔隙率应该维持在越低越好.这是因为,在多孔区域上形成无孔半导体层的初期,多孔区域中的孔是填充的,并且孔隙率越低就越容易被填充,这样就能减少无孔半导体层的晶体缺陷.出于这种原因,第一多孔层的孔隙率应该小于30%,最好是不大于20%.

另外,为了更容易实现键合衬底的分离,第二多孔层的孔隙率应该选择在不小于30%,最好是不小于40%,但是不能大于60%.这种选择是为了减少在多孔层中构成孔壁的部分,,这样就能提供更加脆弱的多孔结构,并且在该部位上容易破損.

为了分离键合的衬底,第二多孔层可以做得很薄.为了有效地分离衬底,其厚度至少是50nm,最好是至少100nm.而厚度过小会导致难以精确地控制第二多孔层的厚度.

另一方面,即使是第二多孔层的孔隙率不是很大,第二多孔层的厚度过大仍可能会导致在键合之前脱离第一多孔层.为了避免这种剥离现象,形成的第二多孔层应该比第一多孔层薄.由于在低孔隙率的部位会产生内部应力,如果形成的高孔隙率部位比低孔隙率部位厚,低孔隙率部位就会过于脆弱,有可能在键合之前发生破裂,低孔隙率的部位就会脱离.即使是第一多孔层很厚,形成的第二多孔层的厚度也不应该大于3 μ m.因此将第二多孔层的厚度选择在不超过3 μ m.具体地说,考虑到便于分离,对于直径不超过6英寸的衬底来说,第二多孔层的厚度被选择在从1nm到1 μ m的范围内,而对于8英寸以上直径的衬底则选择在1到3 μ m的范围内.

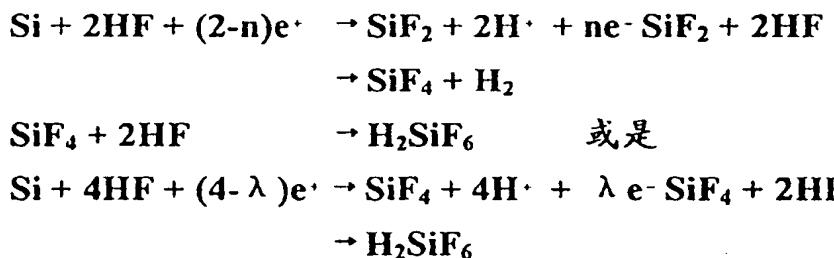
在必要时可以在第一和第二多孔层之间或是在与第一多孔层相对的第二多孔层一侧再提供一个多孔层,其孔隙率处在第一和第二多孔层的孔隙率之间。分离时的应力集中在孔隙率最高的层上,其作用相当于第二多孔层。

以下以硅为例给出详细的解释。尽管还取决于孔隙率的等级,多孔Si的机械强度被认为明显地低于体Si。因此,如果对键合的晶片施加压力,拉力或是剪切力,多孔Si层就会首先破裂。随着孔隙率等级的增大,用较弱的力就能使多孔层破裂。如果多孔层是由不同孔隙率的多个层构成的,应力将会集中在孔隙率最高的层中,从该层开始破损。

利用HF溶液,可以通过阳极化制成多孔Si衬底。与密度为 2.33g/cm^3 的单晶Si相比,通过在50-20%的范围内改变HF溶液的浓度,就可以在 $1.1-0.6\text{g/cm}^3$ 的范围内改变多孔Si层的密度。在N型Si层中不容易形成多孔层,但是在P型Si衬底中容易形成,以下要说明其原因。根据透射电子显微镜中的观察,多孔Si层包含平均直径为100-600埃的孔。

多孔Si是1956年由Uhlir等人在研究电解抛光的过程中发现的(A.Uhlir,Bell Syst.Tech.J.,Vol.35,333(1956))。

另外,Unagami等人还研究了Si在阳极化过程中的溶解反应,并且有报告说Si在包含正空穴的HF溶液中的阳极化反应具有下述的反应式(T.Unagami,J.Electrochem.Soc.,Vol.127,476(1980)):



其中的 e^+ 和 e^- 分别代表一个正空穴和一个电子。 n 和 λ 表示在溶解一个Si原子时需要的正空穴数量,在报告中还提到在满足 $n > 2$ 或是 $\lambda > 4$ 的条件时可以形成多孔Si。

根据上述报告,包含正空穴的P型Si可以制成多孔的,但是N型Si不容易做到。Nagano等人和Imai在(Nagano,Nakajima,Yasuno, Ohnaka and Kajiwara,Technical Research Report of Electronic Communications Society, Vol.79, SSD79-9549(1979), K.Imai,Solid-State Electronics, Vol.24,

159 (1981))中提出了形成在这种多孔构造中的选择性。然而也有报告说,如果杂质浓度很高,在N-型Si中也可以形成多孔构造(R.P.Holmstrom and J.Y.Chi,Appl.Phys.Lett.,Vol.42,386(1983)),因此,重要的问题在于选择一种能够形成多孔构造的衬底,无论是P-型还是N-型。

通过透射电子显微镜中的观察,多孔Si层包含平均直径为100-600埃的孔。即使是在密度降低到单晶Si密度的一半以下时仍可以维持单一的结晶度,这样就能在多孔层上外延生长一个单晶Si层。然而,在温度超过1000℃时,内部的孔会重新排列,造成加速的蚀刻特性恶化。因此,Si层的外延生长适合采用低温方法,例如分子束外延生长,等离子体CVD,低压CVD,照相CVD,偏置溅射,或是液相生长。

另外,由于在多孔层内部存在大量的空隙,其密度会降低到一半以下。其结果使得表面面积与其体积相比急剧增大,因此,与普通的单晶层相比,其化学蚀刻速度明显地加快。

本发明中采用的无孔半导体层是由一层或是多层半导体构成的,例如Si,Ge,GaAs,InP,SiC,SiGe,GaN或是GaP。如果采用多层,各层的导电类型可以是彼此不同的,或是可以在层间形成异质结。

可以通过在多孔区域上淀积一个无孔半导体层来形成无孔半导体层,或是在一种无孔初始材料的表层下面通过离子注入形成一个多孔层,并且用还没有被制成多孔状态的表层作为无孔的半导体层。

本发明中采用的第二衬底可以从Si,Ge,SiC,SiGe,GaAs或是InP等半导体中选择,或是采用例如石英,熔融石英,石英玻璃,玻璃,蓝宝石等等绝缘材料。

用来分离键合的衬底的方法可以采用日本专利申请公开7-302889号中公开的任何分离方法,例如用超声波等等波的能量辐射,从平行于键合衬底的键合面的多孔层的侧面插入一个分离部件,利用渗入多孔层中的一种材料的膨胀能量,从盘形衬底的一个侧面对多孔层进行选择蚀刻,或是使多孔层暴露,从多孔层的侧面氧化多孔层,并且利用氧化时的体积膨胀。

图2A到2E表示在图1A到1D所示的基本过程的基础上制作一个半导体衬底的过程,并且构成了本发明的一个实施例。

如图2A中所示,在第一衬底10的表面上形成第一多孔层11和第二多孔

层12。第二多孔层12的孔隙率被选择在不小于30%，而第一多孔层11的孔隙率被选择在小于30%。另外，第二多孔层12的厚度被选择在不超过第一多孔层11厚度的0.8倍。

通过阳极化工艺可以有效地形成具有上述限制的第一和第二多孔层。首先在第一衬底10的表面上用第一阳极化电流形成第一多孔层11，然后使电流增大，使第一多孔层下面的第一衬底的无孔部分多孔化，从而形成第二多孔层12。也可以通过更换阳极化液体来代替增加电流的方式，以便在同样的电流下通过阳极化形成第二多孔层12。

然后，如图2B所示，在多孔层11上形成无孔半导体层13，并且在必要时对无孔半导体层13的表面进行绝缘处理。

然后，如图2C所示，在室温下将具有第二衬底14并且上面支撑着一个绝缘层15的一个支撑衬底17和具有支撑着上述各层11,12,13的第一衬底10的一个衬底16彼此紧密接触地合在一起，并且通过阳极键合，加压，热处理，或是这些工艺的组合将两个衬底键合在一起。

第二衬底14和无孔半导体层13通过绝缘层15被牢固地键合。至少在无孔半导体层13和第二衬底14当中的一方装有绝缘层15。否则就需要用三个部件来完成键合，包括一个绝缘薄板。

然后如图2D所示，在多孔Si层12处将键合的部件分离成衬底18和衬底19。衬底19是由第一多孔层11，无孔半导体层13，绝缘层15和衬底14构成的。

然后有选择地去掉多孔层11。采用无电解湿法化学蚀刻工艺单独蚀刻多孔层11，在其中至少采用下述的一种常规Si蚀刻溶液，这其中包括氢氟酸，它是用于多孔Si的一种选择蚀刻液体，氢氟酸和醇、含水过氧化氢溶液当中的至少一种的混合物，缓冲的氢氟酸，以及缓冲的氢氟酸和醇、含水过氧化氢溶液当中的至少一种的混合物，以便保留并且形成转移到绝缘层15上的无孔半导体层13(图2E)。

或者是通过有选择的抛光来去掉多孔层11，将无孔的半导体层13当作抛光的挡板。

图2E表示了用本发明获得的半导体衬底，在衬底14上有一个绝缘面，无孔的半导体层被制成扁平的均匀薄层，其中的晶体缺陷很少。

图3A到3E表示图2A到2E中的半导体衬底制作过程的一种变更，在其中

采用透明的绝缘衬底作为第二衬底。图3A和3B中所示的步骤与图2A和2B的步骤相同。

然后,如图3C所示,在室温下将石英或玻璃制成的透明绝缘衬底24和一个第一衬底26彼此紧密接触地合在一起,并且通过阳极键合,加压,热处理,或是这些工艺的组合将两个衬底相互键合在一起。这样就能通过绝缘层15将透明绝缘衬底24和无孔半导体层13牢固地键合在一起。至少在无孔半导体层13和透明绝缘衬底24当中的一方装有绝缘层15。否则就需要用三个部件来完成键合,包括一个绝缘薄板。

然后如图3D所示将键合的部件分离成衬底28和衬底29。在透明绝缘衬底24上形成由第一多孔层11,无孔半导体层13和绝缘层15构成的多层构造。

然后有选择地去掉多孔层11。采用无电解湿法化学蚀刻工艺单独蚀刻多孔层11,在其中至少采用下述的一种常规Si蚀刻液体,这其中包括氢氟酸,它是用于多孔Si的一种选择蚀刻液体,氢氟酸和醇、含水过氧化氢溶液当中的至少一种的混合物,缓冲的氢氟酸,以及缓冲的氢氟酸和醇、含水过氧化氢溶液当中的至少一种的混合物,以便在透明绝缘衬底24上保留并且形成无孔半导体层13。如上所述,由于多孔部件的表面面积很大,即使是用普通的蚀刻液体也能仅仅对多孔部件进行选择蚀刻,并且留下无孔的部件。

或者是通过有选择的抛光来去掉多孔层11,将无孔的半导体层13当作抛光的挡板。

图3E表示了用本发明获得的半导体衬底,其中在透明绝缘衬底24的表面上形成无孔半导体层13,它是一个扁平且均匀的大面积薄层,覆盖衬底的整个区域。

然后,为了循环或是回收利用,需要从第一衬底10上除去残留的多孔层12,如果其表面的平坦性过于粗糙,还要进行表面修整,以便再次用作第一衬底10。

图4A到4E表示在一个衬底的各个面上形成一个多孔层和一个无孔半导体层,以及键合三个衬底的过程。

首先如图4A所示制备一个第一衬底30,在其两个面的表面部位分别形成由不同孔隙率的两层31,32和33,34构成的双层构造的多孔区域,并且在第一多孔层31,32上进一步形成无孔半导体层35,36(参见图4B)。执行阳极化处

理,使第一多孔层31,33的孔隙率小于30%,而第二多孔层32,34的孔隙率不小于30%.

然后,如图4C所示,在室温下分别通过绝缘层36,37将两个第二衬底39,40和具有无孔半导体层35,36的第一衬底30彼此紧密接触地合在一起,并且通过阳极键合,加压,热处理,或是这些工艺的组合将这些衬底相互键合在一起.

这样就能通过绝缘层37,38将衬底39,40和无孔半导体层35,36牢固地键合在一起. 至少在无孔半导体层35,36和衬底39,40当中的一方装有绝缘层37,38. 否则就要制备象层35,36那样的单独的绝缘薄板,并且将其插在衬底之间,需要用五个部件才能完成键合.

然后将键合的部件分离成三个部件40,41,42(参见图4D),其中的每个衬底39,40具有由多孔层,无孔半导体层,以及绝缘层构成的层叠构造.

然后通过抛光或是蚀刻有选择地去掉多孔层31,33,将薄的无孔半导体层35,36留在衬底39,40上.

图4E表示用本发明获得的半导体衬底,其中在衬底39,40上同时形成无孔的半导体层,它是一种扁平并且均匀的薄层. 中间的绝缘层37,38可以省略,并且衬底39,40不一定要采用相同的材料.

然后,为了循环或是回收利用,需要从第一衬底30上除去残留的多孔层,或是进行表面修整,以便再次使用.

以下将要解释在阳极化的基本上可以在本发明中用于形成多孔区域的方法.

多孔层的孔隙率在厚度的方向上是可以改变的,例如在用阳极化形成多孔层的情况下可以改变阳极化电流,或是改变阳极化液体的浓度. 例如在 SOLID-STATE SCIENCE AND TECHNOLOGY ,Journal of Electrochemical Society, Vol.134, No.8, p.1994 中所述,通过改变使用HF的阳极化液体浓度或是改变阳极化电流就可以改变多孔层的孔隙率和孔径. 阳极化液体的成分是可以改变的,例如逐步添加氢氟酸或是水. 可以形成孔隙率不同的多个层,例如,首先用高HF浓度的阳极化液体形成一个低孔隙率的多孔层,然后更换另一种低HF浓度的阳极化液体,再形成一个高孔隙率的多孔层. 然而,按照本发明人的研究,如果采用将键合的衬底分离的方法来制作

半导体衬底,有可能造成下文中所述的更复杂的现象。因此,如果直接采用普通的方法,获得的效果是非常有限的。例如,仅仅增大阳极化电流不但不能使孔隙率相应地增大,反而会加快阳极化速度,而孔隙率的增加是有限的。为了获得按照本发明的构造,可以采用以下的方法来获得低成本的多孔层。

最简单的实用方法是改变阳极化电流而不改变阳极化液体的成分。阳极化液体可以采用各种各样的成分。例如,用含30%HF的氢氟酸或是在这种氢氟酸中添加醇就可以获得满意的结果。阳极化是在这样一种阳极化液体中进行的,用一个Si衬底作为阳极,采用密度为 $0.5\text{--}1.0\text{A}/\text{cm}^2$ 的DC阳极化电流就可以获得孔隙率为20%到30%的多孔层。根据阳极化的时间可以随意地选择多孔Si的厚度,在具有比较低的孔隙率的这种多孔Si层上面适合外延生长单晶体Si。在形成了孔隙率较低的这种多孔层之后将电流增大,以便形成具有高孔隙率的多孔层。在图5中表示了一种改变电流的方式。如果第一多孔层的孔隙率是20%,并且厚度是 $10\mu\text{m}$ 左右,如果把阳极化电流调节到用于形成第一多孔层的电流的2到3倍,就可以在第一多孔层下面形成孔隙率大约为30到60%的第二多孔层。

本发明人根据深入的研究已经发现,第二多孔层的孔隙率不仅取决于阳极化电流的幅值,还与第一多孔层的厚度和孔隙率有关。即使是把用于第二多孔层的阳极化电流设定在与第一多孔层使用的电流相同,如果第一多孔层比较厚,或是其孔隙率比较低,第二多孔层的孔隙率就会倾向于增大。因此,如果制成的第一多孔层比较薄,为了在第二多孔层中维持较高的孔隙率,必须要增大用于第二多孔层的阳极化电流。在图6中表示了这种关系。如果将用于第二多孔层的阳极化电流保持不变,第二多孔层的孔隙率就会受到第一多孔层厚度变化的影响。在图7中表示了这种关系。显然,在形成第一多孔层之后不可能完全独立地形成第二多孔层,并且第二多孔层的孔隙率会受到第一多孔层特性的影响。这种现象的具体原因目前还不够清楚。然而,如下文所述,如果要形成多孔Si,在阳极化液体中需要有F⁻离子,随着F⁻离子在孔的前端形成孔的部位被吸收,必须通过这个孔输送新的F⁻离子,并且提供给下一个前端部位。利用电场或是扩散而通过这些孔输送F⁻离子的有效迁移性被认为是取决于第一多孔层的孔径或是孔的长度,也就是第一多孔层的厚度。换句话说,通过阳极化形成的第一多孔层本身限制了在形成后面的多孔

层时所需的离子输送能力。因此,形成的第一多孔层可以起到一个限制层的作用,用于限制在此后形成多孔层时需要输送的F⁻离子的有效迁移性。在恒定的阳极化电流下,阳极化进度可以达到可观的厚度,而孔隙率却没有明显的变化。这可能是因为在恒定电流下形成的孔径是由F⁻离子的吸收和供应的平衡来确定的,但是,如果在阳极化进程中增大电流,F⁻离子的吸收和供应平衡就会被已经形成的多孔层的存在而发生变化,从而使孔径发生明显的变化。

如果由于第一多孔层变厚而减少了从该层中输送的F⁻离子的有效迁移性,孔的前端的F⁻离子浓度就有可能降低,消耗孔中的阳极化液体内的离子耗尽层,而这一部位就会扩展,孔中的阳极化液体和单晶体Si表面之间的界面上的势垒就会降低,从而引起该部位的Si被蚀刻,孔径就增大了。事实上,仅仅增大阳极化电流并不能明显地增加孔隙率,反而会提高阳极化速度,除非是在Si表面上存在一个限制迁移的层。因此,为了通过增大阳极化电流而获得孔隙率的明显变化,在阳极化液体和需要增大孔隙率的层之间需要有一个能够限制F⁻离子的迁移性的层。本发明的特征在于主要利用最初形成的第一多孔层来完成上述的阳极化机制,以便增大第二多孔层的孔隙率。为了增大第二多孔层的孔隙率,第一多孔层应该具有一定的厚度,如果第一多孔层的厚度达到5μm以上,就可以形成高孔隙率的第二多孔层。

由于第一多孔层具有这种功能,为了控制第二多孔层的孔隙率,其厚度的控制是非常重要的。例如,第一多孔层内部的平面均匀性必须得到充分保证,否则,第二多孔层平面内的孔隙率就会出现波动。第二多孔层平面内的孔隙率的波动会造成第二多孔层强度的局部变化,进而在制作SOI晶片的过程中造成第二多孔层的局部剥离,或是在分离步骤中出现局部的不完全分离,这样就会降低SOI晶片的产量。在衬底平面内的第一多孔层厚度的波动必须小于35%,最好是小于25%。

如果制成的第一多孔层的厚度远远小于5μm,特别是不大于3μm,孔隙率的增加就越来越困难了,这是因为上述的迁移限制层的效果被降低了。如图6中所示,随着第一多孔层逐渐变薄,第二多孔层的阳极化电流必须增加到无限大。这样增加电流并不是不可能的,但是需要付出增大电源容量的代价,其结果会降低电流的控制精度,并且会降低电流的测量精度。增加电流还会

加快阳极化速度,此时可能会降低第二多孔层的厚度控制精度。在这种情况下,单一的电流控制不需要满足所有的要求。降低阳极化液体中的HF浓度可以有效地降低孔的前端的F⁻离子浓度。在首先形成第一多孔层时还没有上述的迁移限制层,因此,即使是在一定程度上降低HF浓度,充分地降低阳极化电流就可以充分地供应消耗的F⁻离子,并且几乎不会增加孔隙率。例如,即使将HF浓度降低到HF : C₂H₅OH : H₂O = 1:1:4,如果将阳极电流限制在1mA/cm²以下,就能将孔隙率抑制在20%左右。在形成第一多孔层之后,就出现了上述的迁移限制层,因此,即使是有限地增大阳极化电流,在孔的前端仍然会出现F⁻离子的短缺,这样就会使孔隙率增大。因此,即使是在形成了厚度为3μm的上述第一多孔层之后,只要将阳极化电流增加到5mA/cm²左右,就可以形成孔隙率高达30-60%的第二多孔层。另一方面,如果将阳极化液体中的HF浓度提高到HF : C₂H₅OH : H₂O = 1:1:1,为了将第二多孔层的孔隙率提高到30-60%,就需要10mA/cm²以上的电流。

另一方面,如果按相反的次序形成两层的构造,也就是第一多孔层的孔隙率比第二多孔层大的一种构造,由于第一多孔层的孔隙率大,F⁻离子的输送就很难受到阻碍,因此,从上述的机制来看,仅仅靠颠倒第一多孔层和第二多孔层的阳极化电流是不能提高第一多孔层的孔隙率的。

因此,在形成多个具有不同孔隙率的多孔层时,还可以采用改变用于各个层的阳极化液体成分的方法。在仅仅通过改变阳极化电流而依次形成厚度低于5μm的低孔隙率的第一多孔层和高孔隙率的第二多孔层时,如上文所述,需要对第二多孔层采用较大的阳极化电流。尽管如此,通过在高HF浓度的电镀槽内形成第一多孔层,然后中断阳极化过程,从阳极化液体中取出衬底,将容器中的阳极化液体更换成另一种低HF浓度的阳极化液体,将衬底浸入低HF浓度的阳极化液体,并且继续阳极化过程,仍有可能形成孔隙率高达30到60%的第二多孔层,不需要极度地增大阳极化电流。

如果按上述方式中断阳极化进程,在中断期间可以清洗衬底,除去沉淀在上面的阳极化液体,或是进行干燥处理。

在以下的实例中更加详细地解释了本发明。

[例1]

制备一个厚度为625μm,电阻率为0.01Ωcm的5"直径p型Si晶片,将其

当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理,所获得的是一种双层的多孔Si区域,它是由具有不同孔隙率的两个层11,12构成的:

电流密度: 7mA/cm²
 阳极化溶液: HF :H₂O :C₂H₅OH = 1:1:1
 时间: 11分钟
 多孔Si的厚度: 10 μ m
 孔隙率: 15%

接着:

电流密度: 25mA/cm²
 阳极化溶液: HF :H₂O :C₂H₅OH = 1:3:2
 时间: 20秒
 多孔Si的厚度: 200nm
 孔隙率: 55%

然后在400℃的氧环境中将这种Si晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜。然后在以下的生长条件下通过CVD在多孔Si层上外延生长厚度为0.3 μ m的单晶体Si层,从而在多孔Si上形成无孔的单晶体Si层:

源气体: SiH₄
 载气: H₂
 温度: 850℃
 压力: 1.3 Pa
 生长速度: 3.3nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为100nm的SiO₂层。

单独制备一个作为第二衬底的Si晶片,并且对其表面进行热氧化处理。

将第一晶片的SiO₂层的表面和单独制备的第二Si晶片上形成的厚度为500nm的SiO₂层表面彼此接触地重叠在一起,并且通过在700℃下进行2小时的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层,并且通过一定量的蚀刻去掉边沿部位的多孔Si,并且在其中插入一个边沿尖锐的板,例如一个刀片,通过破坏多孔Si

层使晶片分离，并且暴露出多孔Si。

然后用一种HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻多孔Si层，从而完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的，因此，无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在Si氧化膜上获得厚度为0.2 μ m的单晶体Si层，它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面，就可以确认Si层中没有出现任何新的晶体缺陷，并且保持了满意的结晶度。另外，即使在外延Si层的表面上没有形成氧化膜，仍可以获得类似的结果。

从第一Si晶片上除去残留的多孔Si，并且将其重新用作第一衬底。

[例2]

制备一个厚度为625 μ m，电阻率为0.01 Ω cm的5"p-型Si晶片，将其当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理，从而在第一Si晶片的表层中形成双层的多孔Si区域，它是由具有不同孔隙率的以下两层构成的：

电流密度： 7mA/cm²

阳极化溶液： HF : H₂O : C₂H₅OH = 1:1:1

时间： 5分钟

多孔Si的厚度： 5 μ m

孔隙率： 15%

接着：

电流密度： 38mA/cm²

阳极化溶液： HF : H₂O : C₂H₅OH = 1:3:2

时间： 10秒

多孔Si的厚度： 250nm

孔隙率： 50%

然后在400℃的氧环境中将这种晶片氧化1小时，使多孔Si的孔中的内壁表面上覆盖一个热氧化膜。然后在以下的生长条件下通过CVD在多孔Si层上外延生长一个厚度为0.3 μ m的单晶体Si层：

源气体:	SiH_4
载气:	H_2
温度:	850°C
压力:	1.3 Pa
生长速度:	3.3nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为100nm的 SiO_2 层。将上述 SiO_2 层的表面和单独制备的第二Si晶片上形成的厚度为500nm的 SiO_2 层表面彼此接触地重叠在一起，并且通过在700°C下进行2小时的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层，并且通过一定量的蚀刻去掉边沿部位的多孔Si，并且在其中插入一个边沿尖锐的板，例如一个刀片，通过破坏多孔Si层使晶片分离，并且暴露出多孔Si。

然后用 $\text{HF}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ 蚀刻溶液有选择地蚀刻多孔Si层，从而完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的，因此，无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在第二晶片的Si氧化膜上获得厚度为0.2 μm 的单晶体Si层，它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面，就可以确认Si层中没有出现任何新的晶体缺陷，并且保持了满意的结晶度。

另外，即使在外延Si层的表面上没有形成氧化膜，仍可以获得类似的结果。从第一Si晶片上除去残留的多孔Si，并且将其重新用作第一衬底。

[例3]

制备一个厚度为625 μm ，电阻率为0.01 $\Omega\text{ cm}$ 的5"p-型Si晶片，将其当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理，从而形成一种双层的多孔Si区域，它是由具有不同孔隙率的以下两层构成的：

电流密度:	7mA/cm ²
阳极化溶液:	$\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1:1:1$
时间:	1分钟
多孔Si的厚度:	1 μm

孔隙率: 15%

接着:

电流密度: 160mA/cm²

阳极化溶液: HF :H₂O :C₂H₅OH = 1:3:2

时间: 5秒

多孔Si的厚度: 500nm

孔隙率: 45%

然后在400℃的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖一个热氧化膜. 然后在以下的生长条件下通过CVD在多孔Si上外延生长一个厚度为0.3 μ m的单晶体Si层:

源气体: SiH₄

载气: H₂

温度: 850℃

压力: 1.3 Pa

生长速度: 3.3nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为100nm的SiO₂层.

将第一晶片的上述SiO₂层面和单独制备的第二Si晶片上形成的厚度为500nm的SiO₂层面彼此接触地重叠在一起,并且通过在700℃下进行2小时的热处理将其键合到一起.

暴露出晶片边沿面上的多孔层,并且通过一定量的蚀刻去掉边沿部位的多孔Si,并且在其中插入一个边沿尖锐的板,例如一个刀片,通过破坏多孔Si层使晶片相互分离,并且暴露出多孔Si.

然后用HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻多孔Si层,从而完全去掉多孔Si层.

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的,因此,无孔层的膜厚度实际上仅仅出现微不足道的减少.

用这种方式可以在Si氧化膜上获得厚度为0.2 μ m的单晶体Si层,它完全不会受到对多孔Si的选择蚀刻的影响.

如果用透射电子显微镜观察截面,就可以确认Si层中没有出现任何新的

晶体缺陷,并且保持了满意的结晶度。

另外,即使在外延Si层的表面上没有形成氧化膜,仍可以获得类似的结果。从第一晶片上除去残留的多孔Si,并且将其重新用作第一衬底。

[例4]

制备一个厚度为 $625 \mu\text{m}$,电阻率为 $0.01 \Omega\text{ cm}$ 的5"的p-或n-型Si晶片,将其当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理。

电流密度: 7mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:1:1$

时间: 5分钟

多孔Si的厚度: $5 \mu\text{m}$

孔隙率: 15%

接着:

电流密度: 38mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:3:2$

时间: 40秒

多孔Si的厚度: 1.2nm

孔隙率: 45%

然后在 400°C 的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜。然后在以下的生长条件下通过CVD在多孔Si上外延生长厚度为 $0.3 \mu\text{m}$ 的单晶体Si层:

源气体: SiH_4

载气: H_2

温度: 850°C

压力: 1.3 Pa

生长速度: 3.3nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为 100nm 的 SiO_2 层。将上述 SiO_2 层面和单独制备的第二Si晶片上形成的厚度为 500nm 的 SiO_2 层面彼此接触地重叠在一起,并且通过在 700°C 下进行2小时的热处理将其键合到一起。

用一种粘合剂将薄板键合到键合的晶片的两个外表面上,并且从与键合

的晶片的外表面垂直的方向上在薄板上均匀地施加足够的压力,通过破坏多孔Si层使晶片相互分离,并且暴露出多孔Si的残留部分。

然后用HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻残留的多孔Si层,从而完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的,因此,无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式就可以在第二晶片Si氧化膜上获得厚度为0.2 μ m的单晶体Si层,它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面,就可以确认Si层中没有出现任何新的晶体缺陷,并且保持了满意的结晶度。

另外,即使在外延Si层的表面上没有形成氧化膜,仍可以获得类似的结果。从第一Si晶片上除去残留的多孔Si,并且将其重新用作第一衬底。

[例5]

制备一个厚度为625 μ m,电阻率为0.01 Ω cm的5"p-型Si晶片,将其当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理。

电流密度: 7mA/cm²

阳极化溶液: HF : H₂O : C₂H₅OH = 1:1:1

时间: 11分钟

多孔Si的厚度: 10 μ m

孔隙率: 15%

接着:

电流密度: 25mA/cm²

阳极化溶液: HF : H₂O : C₂H₅OH = 1:3:2

时间: 20秒

多孔Si的厚度: 200nm

孔隙率: 55%

然后在400℃的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖一个热氧化膜。然后在以下的生长条件下通过CVD在多孔Si上外延生长一个厚度为0.3 μ m的单晶体Si层:

源气体: SiH₄

载气:	H ₂
温度:	850℃
压力:	1.3 Pa
生长速度:	3.3nm/秒

接着通过热氧化在外延的Si层表面上形成厚度为100nm的SiO₂层。将上述SiO₂层面和单独制备的第二Si晶片上形成的厚度为500nm的SiO₂层面彼此接触地重叠在一起，并且通过在700℃下进行2小时的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层，然后浸入一个充满纯水的超声波清洗槽并使其受到超声波辐射，对多孔Si进行一定量的蚀刻，通过破坏多孔Si层使晶片相互分离，并且暴露出多孔Si。

然后使晶片干燥，并且用HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻残留的多孔Si层，从而有选择地蚀刻并且完全去掉多孔Si层。

无孔的Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的，因此，无孔层的膜厚度实际上仅仅出现微不足道的减少。用这种方式就可以在Si氧化膜上获得厚度为0.2 μm的单晶体Si层，它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面，就可以确认Si层中没有出现任何新的晶体缺陷，并且保持了满意的结晶度。

另外，即使在外延Si层的表面上没有形成氧化膜，仍可以获得类似的结果。从第一Si晶片上除去残留的多孔Si，并且将其重新用作第一衬底。

[例6]

制备一个厚度为625 μm，电阻率为0.01 Ω cm的5"p-型Si晶片，将其当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理。

电流密度:	7mA/cm ²
阳极化溶液:	HF : H ₂ O : C ₂ H ₅ OH = 1:1:1
时间:	5分钟
多孔Si的厚度:	5 μm
孔隙率:	15%

接着：

电流密度:	38mA/cm ²
阳极化溶液:	HF :H ₂ O :C ₂ H ₅ OH = 1:3:2
时间:	10秒
多孔Si的厚度:	250nm
孔隙率:	50%

然后在400℃的氧环境中将这种Si晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜。然后在以下的生长条件下通过CVD在多孔Si上外延生长厚度为0.3 μ m的单晶体Si层:

源气体:	SiH ₄
载气:	H ₂
温度:	850℃
压力:	1.3 Pa
生长速度:	3.3nm/秒

接着通过热氧化在外延的Si层表面上形成厚度为100nm的SiO₂层。将上述SiO₂层的表面和单独制备的第二晶片上除去了自然氧化膜的表面彼此紧密接触地重叠在一起,并且通过在700℃下进行2小时的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层,并且对多孔Si进行一定量的蚀刻,然后在其中插入一个边沿尖锐的板,例如一个刀片,通过破坏多孔Si层使晶片相互分离,并且暴露出多孔Si。

然后用HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻多孔Si层,从而完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的,因此,无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在Si氧化膜上获得厚度为0.2 μ m的单晶体Si层,它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面;就可以确认Si层中没有出现任何新的晶体缺陷,并且保持了满意的结晶度。

另外,即使在外延Si层的表面上没有形成氧化膜,仍可以获得类似的结果。从第一Si晶片上除去残留的多孔Si,并且将其重新用作第一衬底。

[例7]

制备一个厚度为 $625\mu\text{m}$, 电阻率为 $0.01\Omega\text{ cm}$ 的5"p-型Si晶片, 将其当作第一衬底。在以下条件下将其放在HF溶液中进行阳极化处理。

电流密度:	7mA/cm^2
阳极化溶液:	$\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:1:1$
时间:	5分钟
多孔Si的厚度:	$5\mu\text{m}$
孔隙率:	15%

接着:

电流密度:	38mA/cm^2
阳极化溶液:	$\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:3:2$
时间:	10秒
多孔Si的厚度:	250nm
孔隙率:	50%

然后在 400°C 的氧环境中将这种晶片氧化1小时, 使多孔Si的孔中的内壁表面上覆盖热氧化膜。然后通过CVD在多孔Si上外延生长厚度为 $0.3\mu\text{m}$ 的单晶体Si层:

源气体:	SiH_4
载气:	H_2
温度:	850°C
压力:	1.3 Pa
生长速度:	3.3nm/秒

接着通过热氧化在外延的Si层表面上形成厚度为 100nm 的 SiO_2 层。将上述 SiO_2 层的表面和一个单独制备的石英玻璃衬底上经过了氧气等离子辐射的表面彼此紧密接触地重叠在一起, 并且通过在 500°C 下进行2小时的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层, 并且对多孔Si进行一定量的蚀刻, 然后在其中插入一个边沿尖锐的板, 例如一个刀片, 通过破坏多孔Si层使晶片相互分离, 并且暴露出多孔Si。

然后用 $\text{HF/H}_2\text{O}_2/\text{H}_2\text{O}$ 蚀刻溶液有选择地蚀刻多孔Si层, 从而完全去掉多

孔Si层.

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的,因此,无孔层的膜厚度实际上仅仅出现微不足道的减少.

用这种方式可以在玻璃衬底上获得厚度为 $0.2 \mu\text{m}$ 的单晶体Si层,它完全不会受到对多孔Si的选择蚀刻的影响.

如果用透射电子显微镜观察截面,就可以确认Si层中没有出现任何新的晶体缺陷,并且保持了满意的结晶度.

另外,即使在外延Si层的表面上没有形成氧化膜,仍可以获得类似的结果. 从第一Si晶片上除去残留的多孔Si,并且将其重新用作第一衬底.

[例8]

在以下条件下将一个厚度为 $625 \mu\text{m}$,电阻率为 $0.01 \Omega\text{ cm}$ 的第一5"p-型(100)单晶体Si晶片放在HF溶液中进行阳极化处理.

电流密度: 7mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:1:1$

时间: 11分钟

多孔Si的厚度: $10 \mu\text{m}$

孔隙率: 15%

从阳极化设备中取出上述的单晶体Si衬底,用水清洗并且储存,在更换了阳极化液体之后再次将其放入阳极化设备中,在以下条件下进行阳极化处理:

电流密度: 25mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:3:2$

时间: 3分钟

多孔Si的厚度: $3 \mu\text{m}$

孔隙率: 55%

然后在 400°C 的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜. 然后通过CVD在多孔Si上外延生长一个厚度为 $0.3 \mu\text{m}$ 的单晶体Si层:

源气体: SiH_4

载气: H_2

温度: 850°C

压力: 1.3 Pa

生长速度: 3.3 nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为200nm的SiO₂层。将上述SiO₂层的表面和一个单独制备的Si晶片的表面彼此紧密接触地重叠在一起，并且通过在1100℃下进行1小时的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层，并且对多孔Si进行一定量的蚀刻，然后在其中插入一个边沿尖锐的板，例如一个刀片，通过破坏多孔Si层使晶片相互分离，并且暴露出多孔Si。

然后用HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻多孔Si层，从而完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的，因此，无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在Si氧化膜上获得厚度为0.2 μm的单晶体Si层，它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面，就可以确认Si层中没有出现任何新的晶体缺陷，并且保持了满意的结晶度。

另外，即使在外延Si层的表面上没有形成氧化膜，仍可以获得类似的结果。

从第一Si晶片上除去残留的多孔Si，并且将其重新用作第一衬底。

[例9]

在以下条件下将一个厚度为625 μm，电阻率为0.01 Ω cm的第一5"p-型(100)单晶体Si晶片放在HF溶液中进行阳极化处理。

电流密度: 7mA/cm²

阳极化溶液: HF : H₂O : C₂H₅OH = 1:1:1

时间: 5.5分钟

多孔Si的厚度: 10 μm

孔隙率: 15%

然后通过添加H₂O和C₂H₅OH来改变阳极化液体中的HF浓度，并且在以下条件下通过阳极化处理形成一个不同孔隙率的层：

电流密度: 25mA/cm²

阳极化溶液: $\text{HF :H}_2\text{O :C}_2\text{H}_5\text{OH} = 1:3:2$

时间: 1分钟

多孔Si的厚度: $1 \mu \text{m}$

孔隙率: 55%

然后在 400°C 的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜。然后通过CVD在多孔Si上外延生长一个厚度为 $0.3 \mu \text{m}$ 的单晶体Si层:

源气体: SiH_4

载气: H_2

温度: 850°C

压力: 1.3 Pa

生长速度: 3.3nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为100nm的 SiO_2 层。将该层的表面和一个单独制备的Si晶片的表面彼此紧密接触地重叠在一起,并且通过在 1180°C 下进行5分钟的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层,并且对多孔Si进行一定量的蚀刻,然后在其中插入一个边沿尖锐的板,例如一个刀片,通过破坏多孔Si层使晶片相互分离,并且暴露出多孔Si。

然后用 $\text{HF}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ 蚀刻溶液有选择地蚀刻多孔Si层,从而有选择地蚀刻并且完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的,因此,无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在Si氧化膜上获得厚度为 $0.2 \mu \text{m}$ 的单晶体Si层,它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面,就可以确认Si层中没有出现任何新的晶体缺陷,并且保持了满意的结晶度。

另外,即使在外延Si层的表面上没有形成氧化膜,仍可以获得类似的结果。

从第一Si单晶体晶片上除去残留的多孔Si,并且将其重新用作第一衬底。

[例10]

在以下条件下将一个厚度为 $625 \mu\text{m}$, 电阻率为 $0.01 \Omega\text{ cm}$ 的第一5"p-型(100)单晶体Si晶片放在HF溶液中进行阳极化处理.

电流密度: 7mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:1:1$

时间: 11分钟

多孔Si的厚度: $10 \mu\text{m}$

孔隙率: 15%

接着:

电流密度: 25mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:1:1$

时间: 3分钟

多孔Si的厚度: $3 \mu\text{m}$

孔隙率: 40%

然后在 400°C 的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜. 然后在以下的生长条件下通过CVD在多孔Si上外延生长厚度为 $0.3 \mu\text{m}$ 的单晶体Si层:

源气体: SiH_4

载气: H_2

温度: 850°C

压力: 1.3Pa

生长速度: 3.3nm/s

接着通过热氧化在外延的Si层表面上形成厚度为 100nm 的 SiO_2 层. 将该层的表面和单独制备的Si晶片的表面彼此紧密接触地重叠在一起,并且通过在 1180°C 下进行5分钟的热处理将其键合到一起.

暴露出晶片边沿面上的多孔层,并且对多孔Si进行一定量的蚀刻,然后在其中插入一个边沿尖锐的板,例如一个刀片,通过破坏多孔Si层使晶片相互分离,并且暴露出多孔Si.

然后用 $\text{HF}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ 蚀刻溶液有选择地蚀刻多孔Si层,从而有选择地蚀刻并且完全去掉多孔Si层.

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的,因此,无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在Si氧化膜上获得厚度为 $0.2 \mu\text{m}$ 的单晶体Si层,它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面,就可以确认Si层中没有出现任何新的晶体缺陷,并且保持了满意的结晶度。

另外,即使在外延Si层的表面上没有形成氧化膜,仍可以获得类似的结果。从第一Si晶片上除去残留的多孔Si,并且将其重新用作第一衬底。

[例11]

在以下条件下将一个厚度为 $625 \mu\text{m}$,电阻率为 $0.01 \Omega\text{ cm}$ 的第一5"p-型(100)单晶体Si晶片放在HF溶液中进行阳极化处理。

电流密度: 0.5mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:4:1$

时间: 80分钟

多孔Si的厚度: $3 \mu\text{m}$

孔隙率: 20%

接着:

电流密度: 5mA/cm^2

阳极化溶液: $\text{HF : H}_2\text{O : C}_2\text{H}_5\text{OH} = 1:4:1$

时间: 1分钟

多孔Si的厚度: $1.8 \mu\text{m}$

孔隙率: 45%

然后在 400°C 的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜。然后在以下的生长条件下通过CVD在多孔Si上外延生长厚度为 $0.3 \mu\text{m}$ 的单晶体Si层:

源气体: SiH_4

载气: H_2

温度: 850°C

压力: 1.3 Pa

生长速度: 3.3 nm/秒

接着通过热氧化在外延的Si层表面上形成厚度为100nm的 SiO_2 层。将该层的表面和单独制备的一个Si晶片的表面彼此紧密接触地重叠在一起，并且通过在1180°C下进行5分钟的热处理将其键合到一起。

暴露出晶片边沿面上的多孔层，并且对多孔Si进行一定量的蚀刻，然后在其中插入一个边沿尖锐的板，例如一个刀片，通过破坏多孔Si层使晶片相互分离，并且暴露出多孔Si。

然后用HF/H₂O₂/H₂O蚀刻溶液有选择地蚀刻多孔Si层，从而有选择地蚀刻并且完全去掉多孔Si层。

无孔Si单晶体在上述蚀刻溶液中的蚀刻速度是非常慢的，因此，无孔层的膜厚度实际上仅仅出现微不足道的减少。

用这种方式可以在Si氧化膜上获得厚度为0.2 μm的单晶体Si层，它完全不会受到对多孔Si的选择蚀刻的影响。

如果用透射电子显微镜观察截面，就可以确认Si层中没有出现任何新的晶体缺陷，并且保持了满意的结晶度。

另外，即使在外延Si层的表面上没有形成氧化膜，仍可以获得类似的结果。

从第一Si晶片上除去残留的多孔Si，并且将其重新用作第一衬底。

[对照例1]

制备一个厚度为625 μm，电阻率为0.01 Ω cm的5" p-型Si晶片，在以下条件下将其放在HF溶液中进行阳极化处理。

电流密度： 7mA/cm²

阳极化溶液： HF : H₂O : C₂H₅OH = 1:1:1

时间： 11分钟

第一多孔Si层的厚度： 10 μm

孔隙率： 15%

接着：

电流密度： 25mA/cm²

阳极化溶液： HF : H₂O : C₂H₅OH = 1:3:2

时间： 20分钟

第二多孔Si层的厚度： 13 μm

孔隙率: 55%

然后在400℃的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜.

然后,按照与例8中相同的方式对晶片进行键合和分离.

其结果是,在分离之后应该均匀地保留在单晶体Si的第二晶片上的多孔Si层出现了局部的剥离.这种情况可能是因为高孔隙率的多孔Si层不能承受应力,并且在经受加热步骤时发生了破裂.

[对照例2]

按照以下条件在HF溶液中通过阳极化处理把第一单晶体Si晶片的表层制成多孔:

电流密度: 7mA/cm²

阳极化溶液: HF :H₂O :C₂H₅OH = 1:1:1

时间: 5.5分钟

多孔Si的厚度: 6 μ m

接着:

电流密度: 70mA/cm²

阳极化溶液: HF :H₂O :C₂H₅OH = 1:1:1

时间: 0.5分钟

多孔Si的厚度: 5 μ m

然后在400℃的氧环境中将这种晶片氧化1小时,使多孔Si的孔中的内壁表面上覆盖热氧化膜. 然后在以下的生长条件下通过CVD在多孔Si上外延生长厚度为0.3 μ m的单晶体Si层:

源气体: SiH₄/H₂

温度: 850℃

压力: 1.3 Pa

生长速度: 3.3nm/秒

接着通过热氧化在外延的Si层表面上形成一个厚度为200nm的SiO₂层. 使上面形成了SiO₂层的这一Si层的表面和单独制备的一个Si晶片(第二衬底)的表面相互重叠并且形成接触.

此后按照例8的方式使晶片分离. 在分离之后,遗留在被转移到分离的第

二晶片上的外延单晶体Si表面上的低孔隙率的第一多孔层的厚度在晶片的平面范围内不够均匀，并且多孔Si存在局部破损的部位。其结果是，受到HF/H₂O₂/H₂O蚀刻溶液的蚀刻之后，应该保留均匀厚度的外延单晶体Si层的厚度与商用的Si晶片相比呈现出散布在平面上的缺陷。

按照本发明可以提供一种用于制作半导体衬底的合成部件，以及一种用来制作半导体衬底的方法，多孔的区域在分离衬底之前不会发生破损，并且在多孔区域的分离部位具有良好的重复使用性能。

图 1A

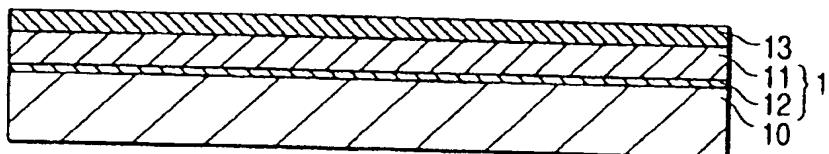


图 1B

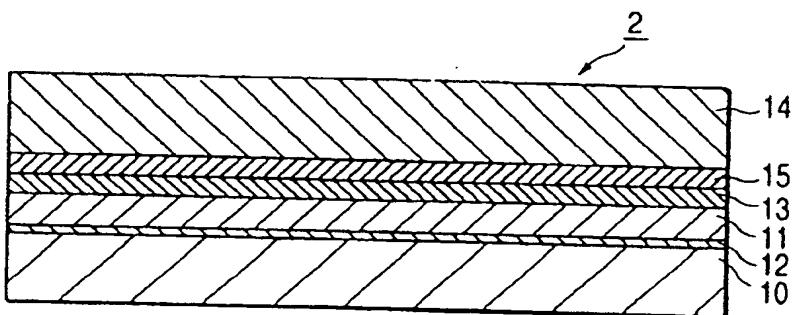


图 1C

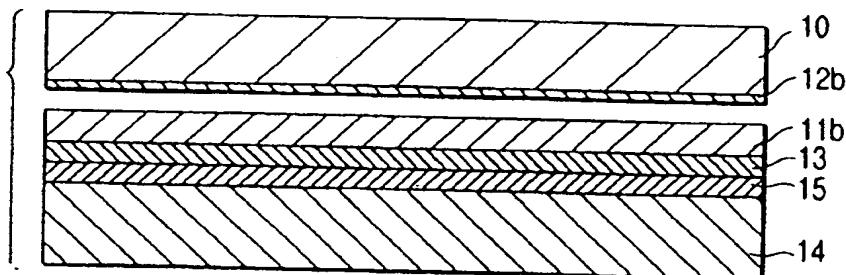


图 1D

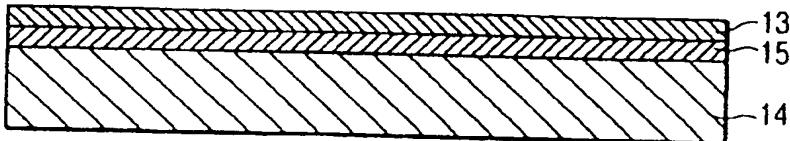


图 2A

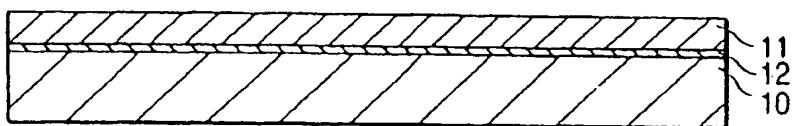


图 2B

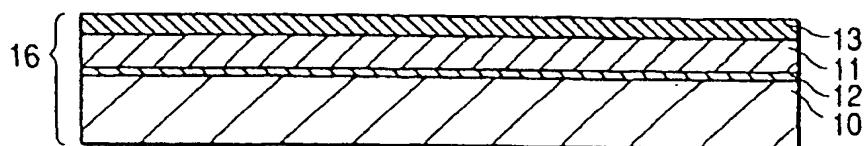


图 2C

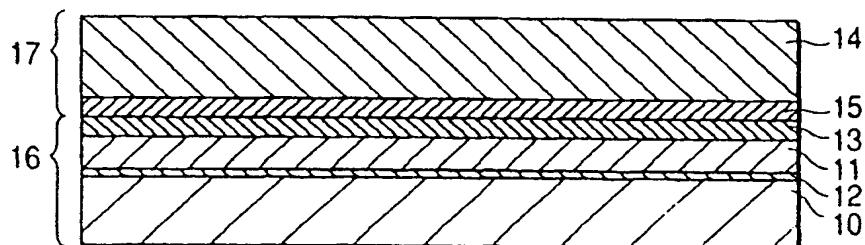


图 2D

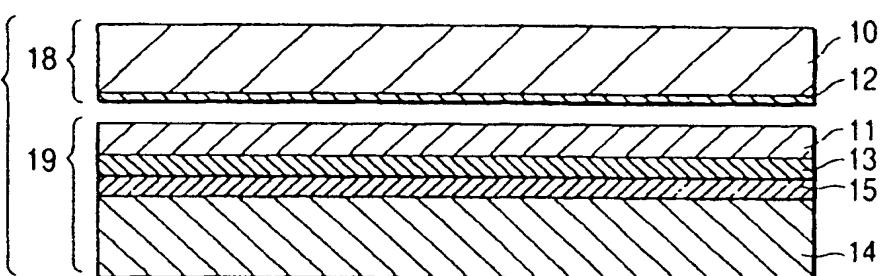


图 2E

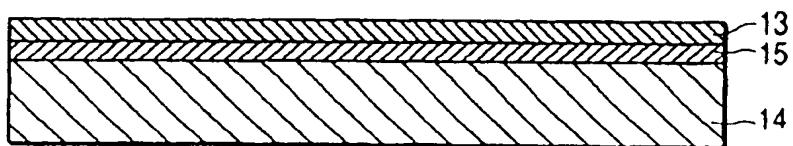


图 3A

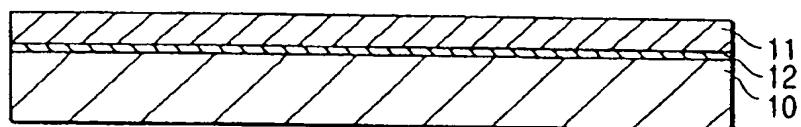


图 3B

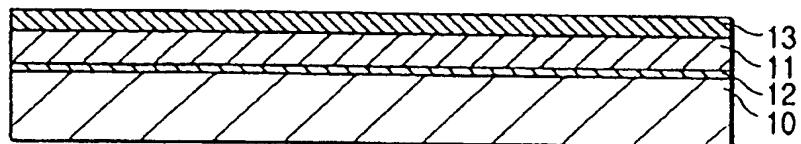


图 3C

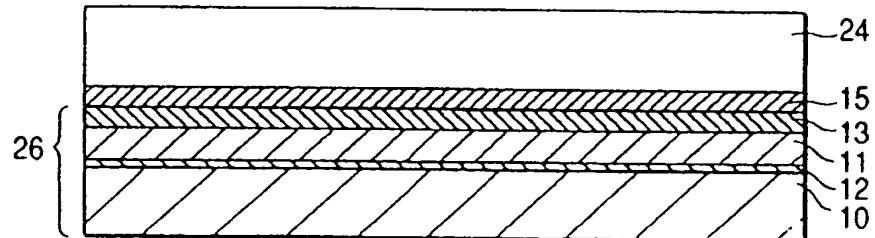


图 3D

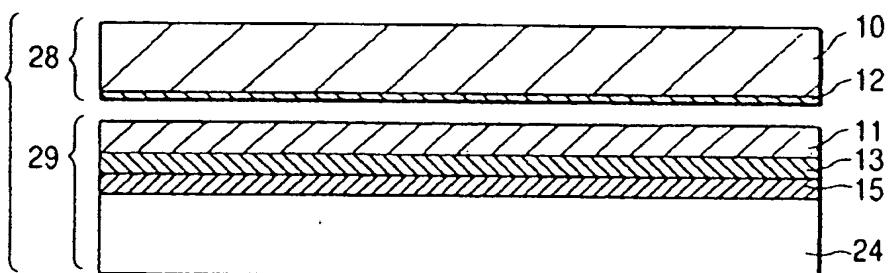


图 3E

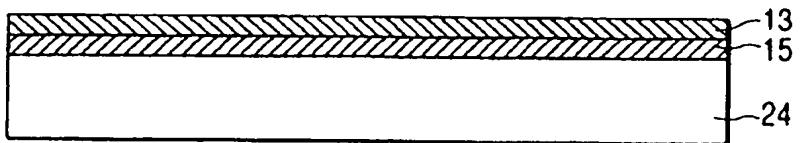


图 4A

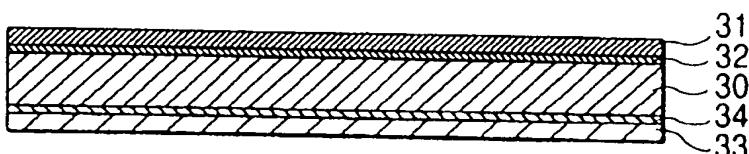


图 4B

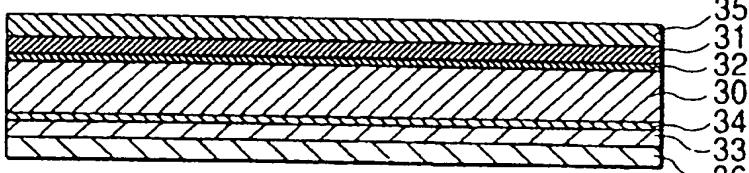


图 4C

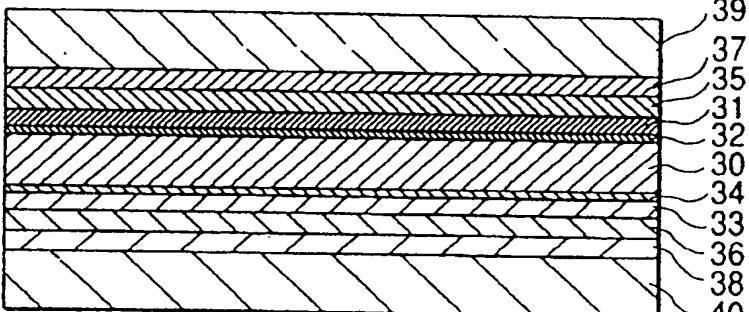


图 4D

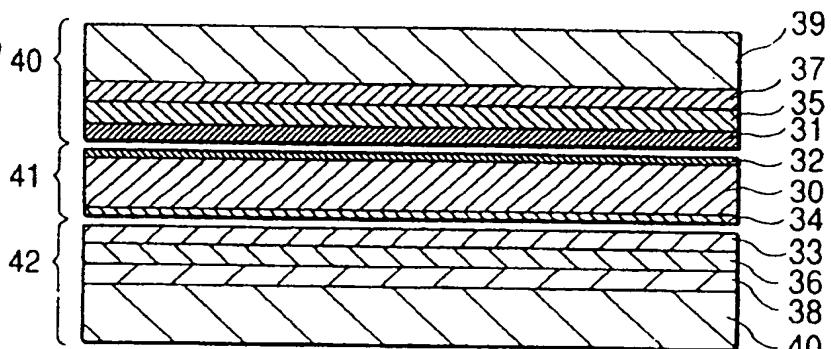


图 4E

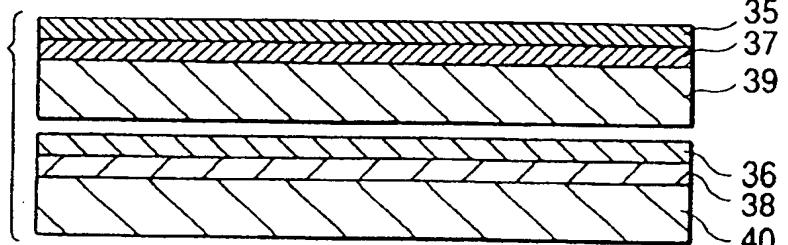


图 5

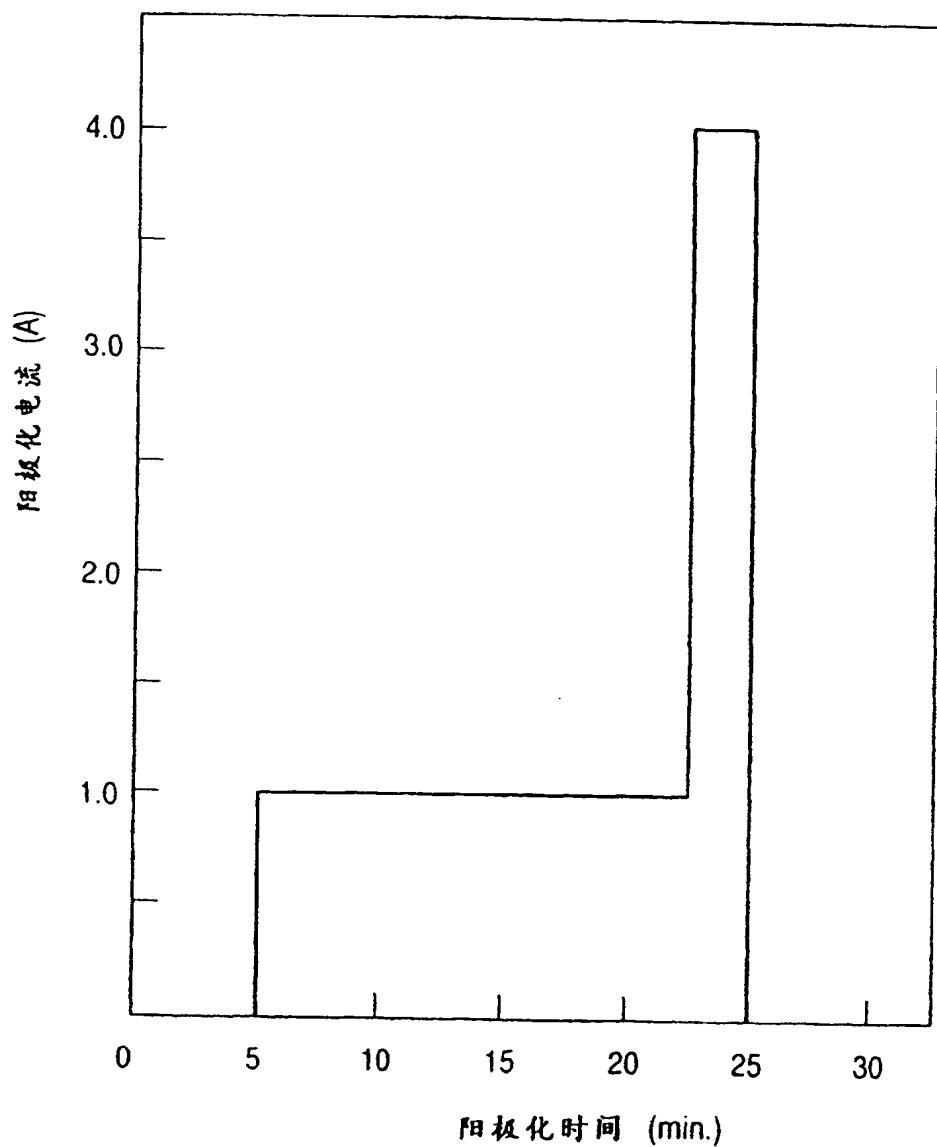


图 6

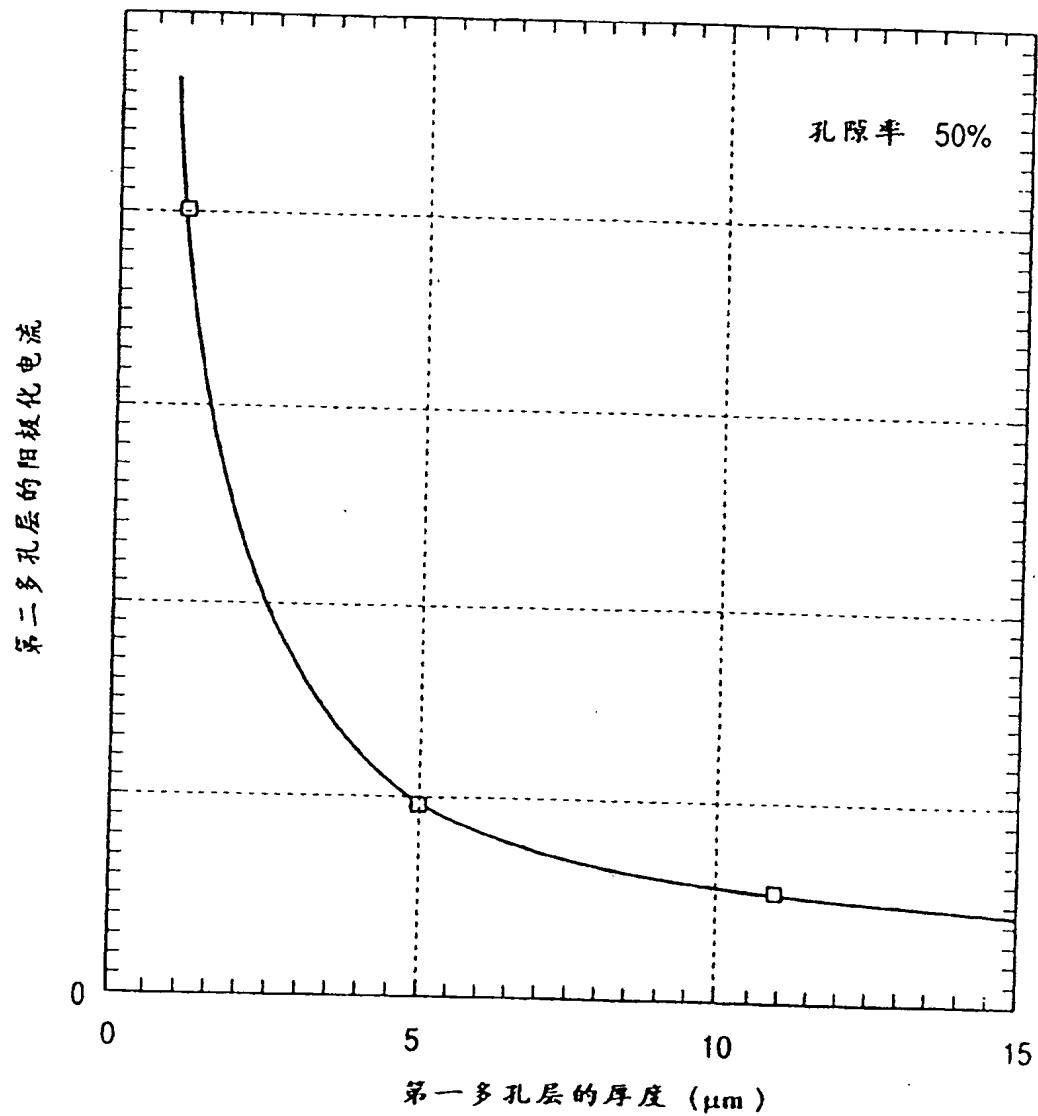


图 7

